

This Page Is Inserted by IFW Operations  
and is not a part of the Official Record

## **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning documents *will not* correct images,  
please do not report the images to the  
Image Problem Mailbox.**



## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 04-346513

(43)Date of publication of application : 02.12.1992

(51)Int.Cl.

H03K 17/693

(21)Application number : 03-119768

(71)Applicant : MITSUBISHI ELECTRIC CORP

(22)Date of filing : 24.05.1991

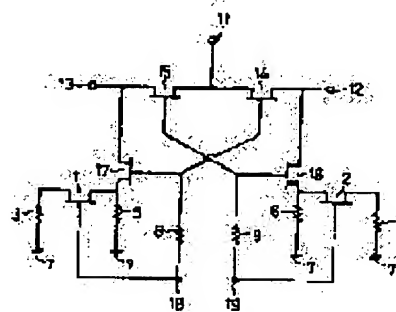
(72)Inventor : YOSHII YASUSHI

## (54) HIGH FREQUENCY SWITCH

## (57)Abstract:

PURPOSE: To obtain a high frequency switch which has an input terminal and plural output terminals and outputs the signal received through the input terminal to a necessary output terminal with no leakage of the signal to other output terminals.

CONSTITUTION: The high resistors 6 and 5 are connected to the source electrodes of the FET 16 and 17 set in parallel to each other in a serial/parallel switch and then earthed 7. Then a circuit where the FET 1 and 2 and the termination resistors 3 and 4 are set in series is connected to both resistors 5 and 6 and then earthed 7. In such a constitution, the loss of the signal outputted from a necessary output terminal can be reduced. At the same time, the signals leaking out to other output terminals can be decreased for a high frequency switch.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

**THIS PAGE BLANK (USPTO)**

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平4-346513

(43) 公開日 平成4年(1992)12月2日

(51) Int.Cl.<sup>8</sup>

H 0 3 K 17/693

識別記号

序内整理番号

A 8221-5 J

F I

技術表示箇所

審査請求 未請求 請求項の数 1 (全 3 頁)

(21) 出願番号 特願平3-119768

(22) 出願日 平成3年(1991)5月24日

(71) 出願人 000006013

三菱電機株式会社

東京都千代田区丸の内二丁目2番3号

(72) 発明者 吉井 泰

伊丹市瑞原4丁目1番地 三菱電機株式会

社北伊丹製作所内

(74) 代理人 弁理士 高田 守 (外1名)

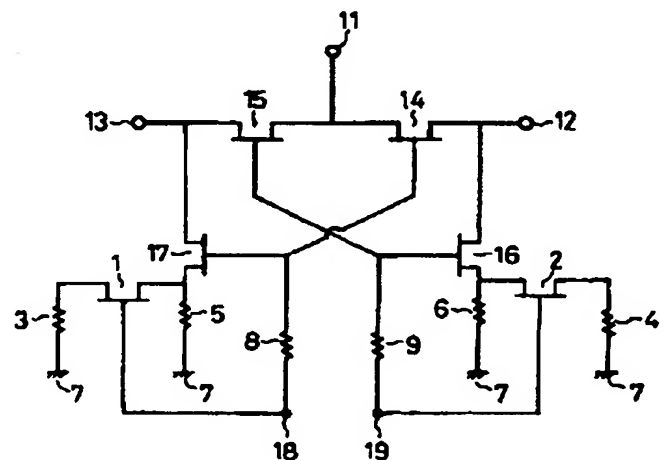
(54) 【発明の名称】 高周波スイッチ

(57) 【要約】

【目的】 入力端子と複数の出力端子を有する高周波スイッチにおいて、入力端子より入力した信号を必要な出力端子に出力し、他の端子へは漏れ出ない構成の高周波スイッチを得る。

【構成】 直並列スイッチの並列に入ったFET 1 6, 1 7 のソース電極にそれぞれ高抵抗体 6, 5 を接続して接地 7 し、さらに高抵抗体 5, 6 にFET 1, 2 と終端抵抗体 3, 4 をそれぞれ直列にした回路を並列に接続して接地 7 したことを特徴としている。

【効果】 所要の出力端子より出力される信号の損失を少なくでき、また、他の出力端子へ漏れ込む信号を少なくできる高周波スイッチが得られる。



1, 2 FET  
3, 4 終端抵抗体  
5, 6 高抵抗体  
7 接地  
8, 9 抵抗体  
11 入力端子  
12, 13 出力端子  
14-17 FET  
18, 19 制御端子

## 【特許請求の範囲】

【請求項1】 入力端子と、この入力端子に対しそれぞれ電界効果トランジスタを介して接続された出力端子と、これらの出力端子と接地間に前記電界効果トランジスタのON、OFF動作が逆の電界効果トランジスタを接続してなる直並列スイッチの構成で用いられる高周波スイッチにおいて、その並列に接続された電界効果トランジスタのソース電極と接地間に高抵抗体を接続し、この高抵抗体に対して電界効果トランジスタと終端抵抗体を直列にした回路を並列に接続したことを特徴とする高周波スイッチ。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】 本発明は、高周波で使用するスイッチに関するものである。

## 【0002】

【従来の技術】 図2は従来の高周波スイッチを構成する回路図である。この図において、11は高周波信号の入力端子、12、13は高周波信号の出力端子、14~17はデプレッション型電界効果トランジスタ(FET)、18、19はこれらのFET14~17のON/OFFを制御する制御端子、7は接地、8、9は抵抗体である。

【0003】 次に、動作について説明する。このスイッチは、制御端子18に0V、制御端子19に-5Vを印加した時、FET14、17はON状態となり導通する。逆に、FET15、16はOFF状態となる。そのため、入力端子11より高周波信号が入力した場合、出力端子12へは出力があらわれるが、出力端子13にはあらわれない。制御端子18、19の電圧が逆の場合は、入力端子11より出力端子13へ出力があらわれ、出力端子12へはあらわれない。

【0004】 ここで、出力端子13に信号があらわれない状態を詳しくみると、FET15はOFFし、FET17はONのため、理想的スイッチであれば、十分な分離度が得られる。しかし、FET15はある一定の容量が接続されたのと等価と考えられ、信号が漏れてくるため、FET17で漏れ信号を短絡させ、出力端子13に影響がないようにしている。この動作は逆も成り立っている。また、出力端子12に対しては、FET16が開放状態が理想であるが、実際は等価容量が接地7に入っていると考えられる。

## 【0005】

【発明が解決しようとする課題】 従来の高周波スイッチは以上のように構成されているので、信号がさらに高周波化した場合、FET17が短絡状態になると、そこで信号が反射され、出力端子13へ信号が漏れてくるため、高いアイソレーションが必要となるところへ用いるには問題点があった。また、FET16は開放状態であるが、実際は等価な並列容量とみなせるため、損失が増え

るなどの問題点があった。

【0006】 本発明は、上記のような問題点を解消するためになされたもので、入力端子からの信号を必要な出力端子へ出力すると同時に、他の出力端子への信号の漏れを小さくする高周波スイッチを得ることを目的とする。

## 【0007】

【課題を解決するための手段】 本発明に係る高周波スイッチは、接地に並列に入るFETのソース電極を高抵抗体を介して接地し、さらに、その高抵抗体にFETスイッチと終端抵抗体を直列にした回路を並列に接続したものである。

## 【0008】

【作用】 本発明における高周波スイッチは、接地に並列なFETに対しON時は高抵抗体と並列に線路インピーダンスと等しい終端抵抗体が接続され、OFF側の端子に漏れてくる信号はその終端抵抗体に吸収されて端子にあらわれない。

## 【0009】

【実施例】 以下、本発明の一実施例を図1について説明する。図1において、1、2はデプレッション型電界効果トランジスタ(FET)、3、4はこれらFET1、2にそれぞれ接続された終端抵抗体、5、6は前記終端抵抗体3、4に対して非常に高い高抵抗体であり、FET17、16のソース電極にそれぞれ接続され、接地されている。なお、その他は図2と同じものである。

【0010】 次に、動作について説明する。制御端子18に0V、19に-5Vが加わった時、FET14、17、1は導通し、FET15、16、2は開放となる。しかし、開放状態を満足するため、FET16のソース電極に高抵抗体6を接続する。逆に、導通しているFET17のソース電極に接続された高抵抗体6と終端抵抗体4は、FET1が導通するため並列になり、入力端子11から開放状態のFET15を経て漏れ込んだ信号はその終端抵抗体3に吸収されて、出力端子13へはあらわれない。

## 【0011】

【発明の効果】 以上説明したように、本発明は、直並列スイッチの構成で用いられる高周波スイッチの並列に接続されたFETのソース電極を高抵抗体を接続し、さらに、その高抵抗体と並列にFETと終端抵抗体を直列にした回路を並列に接続することで、入力端子から必要な出力端子へ所要の信号を出力し、他の出力端子に漏れ出す信号を減少できる効果がある。

## 【図面の簡単な説明】

【図1】 本発明の一実施例による高周波スイッチの回路構成図である。

【図2】 従来の高周波スイッチの回路構成図である。

## 【符号の説明】

1 デプレッション型電界効果トランジスタ

(3)

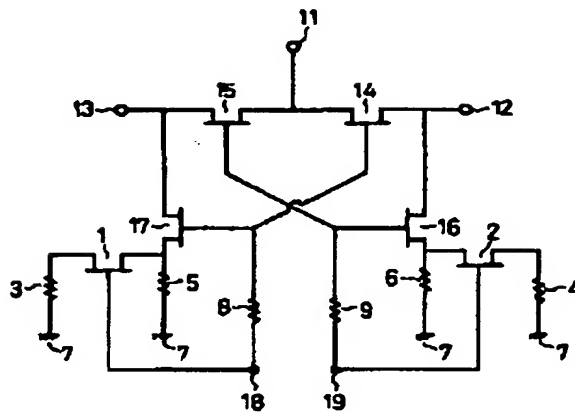
4

(3)

- 2 デプレッション型電界効果トランジスタ  
 3 終端抵抗体  
 4 終端抵抗体  
 5 高抵抗体  
 6 高抵抗体  
 7 接地  
 8 抵抗体  
 9 抵抗体  
 11 入力端子

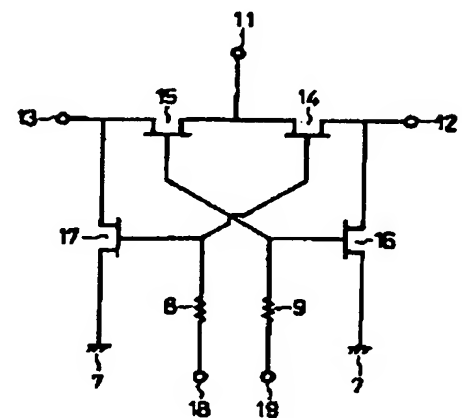
- 12 出力端子  
 13 出力端子  
 14 デプレッション型電界効果トランジスタ  
 15 デプレッション型電界効果トランジスタ  
 16 デプレッション型電界効果トランジスタ  
 17 デプレッション型電界効果トランジスタ  
 18 制御端子  
 19 制御端子

【図1】



- 1, 2 FET  
 3, 4 終端抵抗体  
 5, 6 高抵抗体  
 7 接地  
 8, 9 抵抗体  
 11 入力端子  
 12, 13 出力端子  
 14~17 FET  
 18, 19 制御端子

【図2】



**THIS PAGE BLANK (USPTO)**